

Аппаратные решения архитектуры MIPS и программные технологии QNX

Махилёв Владимир

СВД Встраиваемые Системы

23 апреля 2009, Москва, ЦМТ

Немного истории

- В 1981 группа разработчиков Стэнфордского университета во главе с Джонном Л. Хеннеси (John L. Hennessy) начинает работу MIPS процессором.
- 1984 основание компании MIPS Computer Systems Inc.
- 1985 выпущен первый MIPS процессор **R2000**
- 1989 размещение акций MIPS Computer Systems на фондовой бирже NASDAQ
- 1991 разработан 64 разрядный **R4000**
- 1992 компания Silicon Graphics, Inc. (SGI) выкупает акции, преобразует MIPS Computer Systems во внутреннее отделение MIPS Group. В дальнейшем реформирует в дочернюю компанию MIPS Technologies, Inc.

MIPS
TECHNOLOGIES

Немного истории



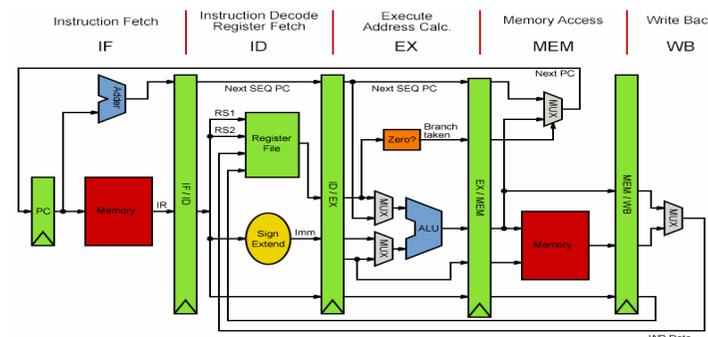
- Продолжение...
- Выход процессоров R8000 в 1994, R10000 в 1996, R12000 в 1998.
- 1998 Silicon Graphics, Inc. (SGI) принимает решение о переходе на использование процессоров Intel Itanium после чего продает часть акций MIPS Technologies, Inc., полностью продав все акции в 2000 году
- MIPS Technologies, Inc. продолжает активную деятельность. Часть прибыли поступает благодаря лицензируемой архитектуре

Лицензируемая архитектура

- В начале 90х MIPS Technologies предлагает сторонним фирмам использовать архитектуру MIPS по лицензии
- Два основных дизайна MIPS32 и MIPS64
- NEC, Toshiba, Broadcom, Philips, LSI Logic, IDT...
- Процессоры с архитектурой MIPS : IDT RC32438; ATI Xilleon; Alchemy Au1000, 1100, 1200; Broadcom Sentry5; RMI XLR7xx, Cavium Octeon CN30xx, CN31xx, CN36xx, CN38xx and CN5xxx; Infineon Technologies EasyPort, Amazon, Danube, ADM5120, WildPass, INCA-IP, INCA-IP2; NEC EMMA and EMMA2, NEC VR4181A, VR4121, VR4122, VR4181A, VR5432, VR5500; Oak Technologies Generation; PMC-Sierra RM11200; QuickLogic QuickMIPS ESP; Toshiba "Donau", Toshiba Tmpr492x, TX4925, TX9956, TX7901.

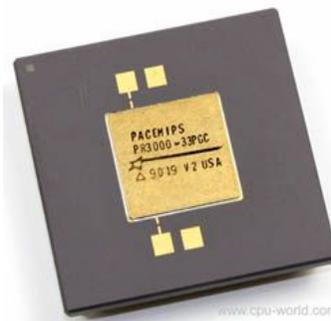
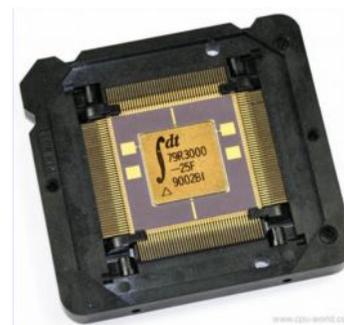
Особенности архитектуры MIPS

- ❖ MIPS - Microprocessor without Interlocked Pipeline Stages
- ❖ RISC архитектура.
- ❖ 32 регистра
- ❖ Кэш команд и кэш данных
- ❖ 32х или 64х разрядная архитектура
- ❖ Использование конвейеров. Типичная схема:
 - IF – выборка инструкций из кэша команд
 - RD – чтение данных из регистров для выполнения инструкции
 - ALU – выполнение арифметической/логической операции
 - MEM – чтение/запись данных в кэш данных
 - WB - запись результата в регистр
- ❖ Различные дополнительные наборы инструкций (MIPS-3D, MDMX (MaDMaX), MIPS16e, MIPS MT)



MIPS R3000

- Представлен в 1988
- 32х разрядный микропроцессор с набором инструкций MIPS 1
- 32 (64) Кб кэша «прозрачного» кэша для кода и данных
- MMU
- Частота 16-40 МГц
- Различные модификации:
 - R3000A
 - R3400, R3500
 - Toshiba R3900
 - Mongoose-V



```
amples:  
-s4  
Run using Photon server on host:  
-s//4/dev/phonon
```

Применения MIPS R3000

SONY



MIPS R3000A Sony PlayStation
частота 33,8688 МГц



SUNPLUS

SPCA536 - решение на MIPS R3000
совместимом RISC-ядре, частота 96 МГц



Применения MIPS R3000

Радиационно-стойкая версия R3000 для космических применений **Mongoose-V**

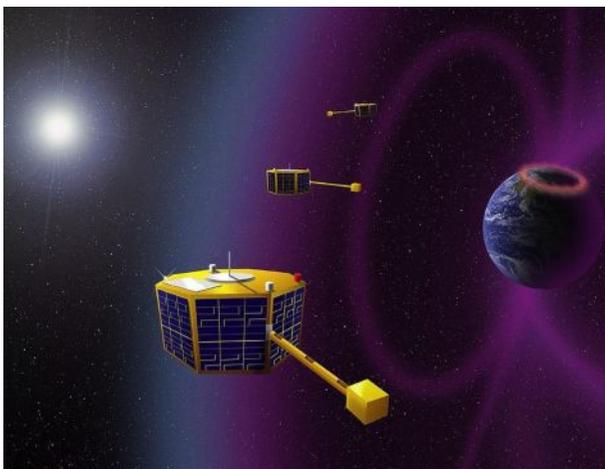
2000 Earth Observer 1 (EO-1)

2001 TIMED (Thermosphere Ionosphere Mesosphere Energetics and Dynamics)

2002 CONTOUR (COMet Nucleus TOUR)

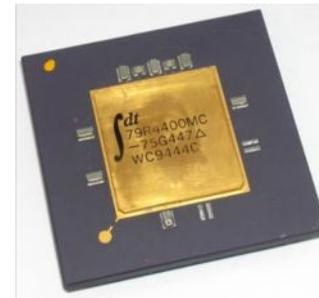
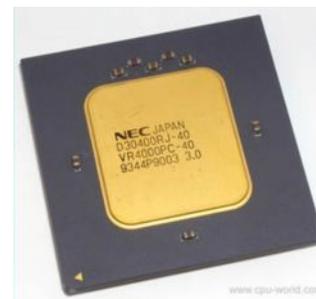
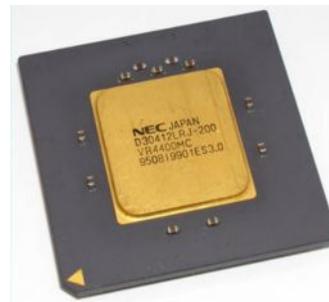
2006 Space Technology 5

2006 New Horizons - миссия на Плутон



MIPS R4000

- Представлен в 1991
- 64x разрядный
- 8 Кб кэша кода и 8 Кб данных
- Частота 100 Мгц
- Различные модификации:
 - бюджетные версии R4200 и R4300
 - R4400 16 Кб кэша, до 250 Мгц
 - R4600, R4700 "Orion"



Применения MIPS R4000

Nintendo 64

64 разрядный MIPS R4300i с 32х битной шиной данных NEC VR4300, рабочая частота 93.75 МГц



PlayStation Portable

2x 333 МГц MIPS32 R4000 совместимых процессора



Cisco
серии 36x0 and 7x00



Модельный ряд процессоров MIPS

Model	Frequency (MHz)	Year	Process (μm)	Transistors (Millions)	Power (W)	Voltage	Dcache (KB)	Icache (KB)	L2 Cache
R2000	8-16.67	1985	2.0	0.11	?	?	32	64	None
R3000	12-40	1988	1.2	0.11	4	?	64	64	0-256 KB External
R4000	100	1991	0.8	1.35	15	5	8	8	1 MB External
R4400	100-250	1992	0.6	2.3	15	5	16	16	1-4 MB External
R4600	100-133	1994	0.64	2.2	4.6	5	16	16	512 KB External
R5000	150-200	1996	0.35	3.7	10	3.3	32	32	1 MB External
R8000	75-90	1994	0.7	2.6	30	3.3	16	16	4 MB External

Модельный ряд процессоров MIPS

R8000	75-90	1994	0.7	2.6	30	3.3	16	16	4 MB External
R10000	150-250	1996	0.35, 0.25	6.7	30	3.3	32	32	1-4 MB External
R12000	270-400	1998	0.25, 0.18	6.9	20	4	32	32	2-8 MB External
RM7000	250-600	1998	0.25, 0.18, 0.13	18	10, 6, 3	3.3, 2.5, 1.5	16	16	256 KB Internal
R14000	500-600	2001	0.13	7.2	17	?	32	32	2-4 MB External
R16000	700-1000	2002	0.11	?	20	?	64	64	4-16 MB External

MIPS и QNX

- ❖ Поддержка процессоров MIPS с MMU
- ❖ Наличие пакетов поддержки плат (BSP Board Support Package) для различных существующих плат
- ❖ Прогрессивные инструменты для разработки и отладки приложений
- ❖ Заказная разработка BSP

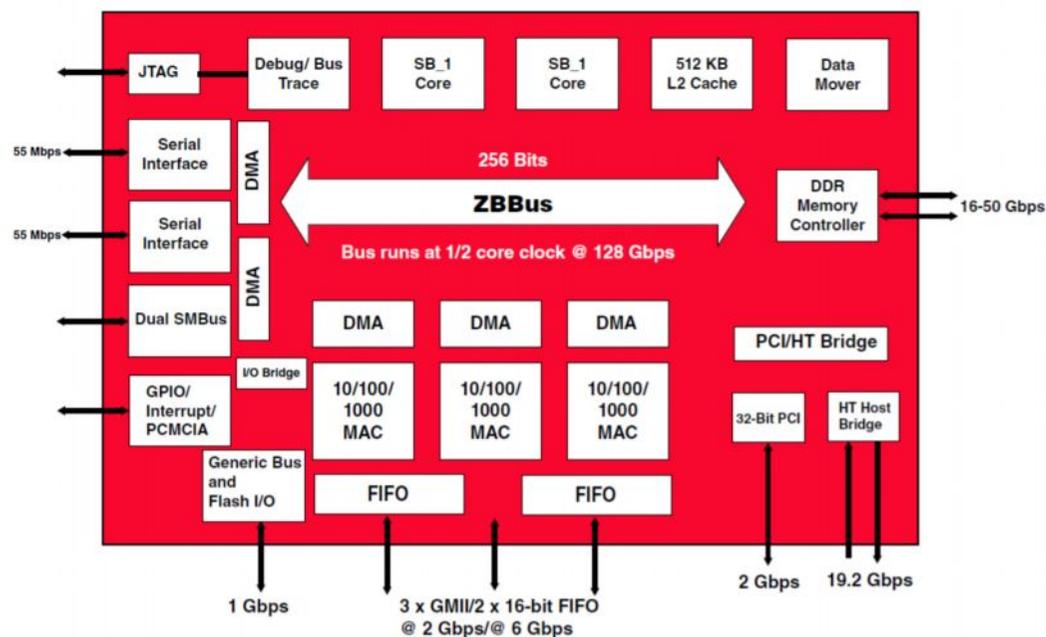


**Встраиваемые
Системы**

Broadcom BCM91250

Отладочная плата для SOC
(системы на кристалле)
BCM1250

- Два ядра MIPS64 SB1 (SiByte):
 - 600 - 800 МГц
 - 32K/32K кэша инструкций и данных
 - 6 конвейров, до 4х инструкций за 1 такт
- 512 Кб кэша L2
- DDR контроллер
- 3 Гбитных сетевых интерфейса
- Высокопроизводительная процессорная шина



Broadcom BCM91250 и QNX

Поддержка **BCM91250** в QNX 

- IPL
- Модуль Startup
- Драйвер COM-порта
- PCI сервер
- Сетевой драйвер
- Флэш-драйвер
- USB драйвера
- PCMCIA



RMI ATX-IB «Phoenix»

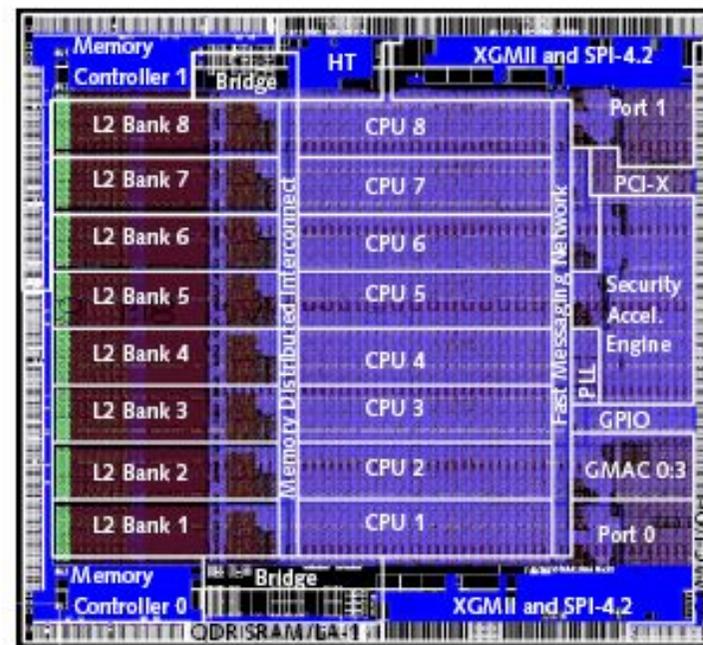
RMI XLR 732:

- MIPS64
- 8 ядер
- 32/32 Кб кэша инструкций/данных
- До 12 внешних 1 Гбит Ethernet

Поддержка в QNX:



- Модуль Startup
- Драйвер COM-порта
- PCI сервер
- Сетевой драйвер
- Флэш-драйвер
- I2C



MIPS Malta

Отладочная плата от **MIPS Technologies** в форм-факторе ATX с привычными интерфейсами для отладки.

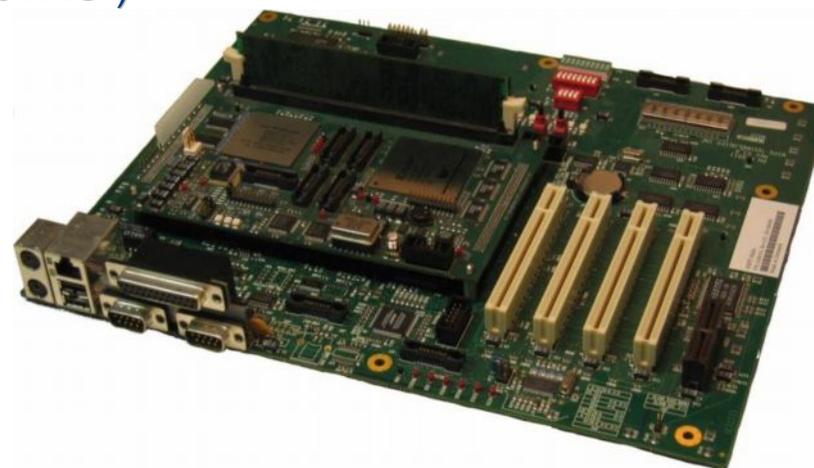
MIPS Malta 4Kc

- Ядро MIPS32 4Kc
 - 190 МГц
 - 8K/8K кэша инструкций и данных
- Отладка с помощью EJTAG (Enhanced JTAG)
- Управление питанием

Поддержка в QNX

- Модуль Startup
- Драйвер COM порта
- PCI сервер
- Сетевой драйвер
- Флэш-драйвер
- USB

MIPS
TECHNOLOGIES



ГУП НПЦ «ЭЛВИС» платформа «Мультикор»



Платформа «МУЛЬТИКОР» <http://multicore.ru/>

- ❖ Отечественная система на кристалле состоящая из MIPS-совместимых RISC-ядер, оригинальных масштабируемых DSP-ядер с фиксированной и плавающей точкой и стандартных интерфейсов (PCI, USB, UART, SHARC-байтные порты и т.д.)
- ❖ отладочный порт JTAG
- ❖ несколько проектируемых серий ИМС (MC-12/24/0226/0226G, MCF-0428)

Микросхема	1892BM3T (MC-12)	1892BM2Я (MC-24)	1892BM4Я и 1892BM5Я	MCF-0428*
Технология изготовления, мкм	0.25	0.25	0.25	0.18
Размер кристалла, мм*мм	10*10	10*10	12.3 *12.6	14*14
Интеграция, млн. транзисторов	~18	~18	~26	~ 65
Корпус	PQFP240	HSBGA292	HSBGA416	Уточняется
Многопроцессорная MIMD - архитектура	2 процессора: RISCore32 + ELcore-14 (SISD)	2 процессора: RISCore32 + ELcore-24(2SIMD)	3 процессора: RISCore32 + 2 x ELcore-26 (2SIMD)	5 процессоров, уточняется
Рабочая частота	100	100	120	400
Пиковая производительность, MFLOPs	300	600	1440	8000 - 9600
Серия, год	2004	2004	2006	2008



ГУП НПЦ «ЭЛВИС» платформа «Мультикор»

Микросхема	<u>1892ВМ3Т</u> <u>(МС-12)</u>	<u>1892ВМ2Я(МС-24)</u>	<u>1892ВМ4Я и</u> <u>1892ВМ5Я</u>	<u>МСF-0428*</u>
Технология изготовления, мкм	0.25	0.25	0.25	0.18
Размер кристалла, мм*мм	10*10	10*10	12.3 *12.6	14*14
Интеграция, млн. транзисторов	~18	~18	~26	~ 65
Корпус	PQFP240	HSBGA292	HSBGA416	Уточняется
Многопроцессорная MIMD - архитектура	2 процессора: RISCore32 + ELcore-14 (SISD)	2 процессора: RISCore32 + ELcore-24(2SIMD)	3 процессора: RISCore32 + 2 x ELcore-26 (2SIMD)	5 процессоров, уточняется
Рабочая частота	100	100	120	400
Пиковая производительность, MFLOPs	300	600	1440	8000 - 9600
Серия, год	2004	2004	2006	2008

Отечественные MIPS процессоры. MC-12 (1892BM3T)

Система на кристалле MC-12 (1892BM3T)

- ❖ Центральный процессор:
 - Архитектура - совместимая с MIPS32
 - Кэш команд объемом 16 Кбайт
 - 32-х битные шины передачи адреса и данных
 - MMU с TLB
 - Устройство умножения и деления
 - JTAG IEEE 1149.1
- ❖ Цифровой сигнальный процессор (DSP)
 - SISD (Single Instructions Single Data) организация потоков команд и данных
 - 3-ступенчатый конвейер по выполнению 32- и 64-разрядных инструкций
 - Пиковая производительность DSP 300 млн. оп/с 32-битных операций с плавающей точкой (IEEE 754)



Отладочный комплект MC-12EM

Отладочный модуль MC-12EM

- Построен на базе MC-12 (1892BM3T)
- Два банка динамической памяти (SDRAM), каждый ёмкостью по 64Мбайт
- Статическая память (SRAM) ёмкостью 1Мбайт
- Адаптер JTAG - EPP

Поддержка MC-12EM в QNX

- Модуль Startup
- Встроенный COM-порт в отладочном режиме



Поддержка MC-12EM в QNX

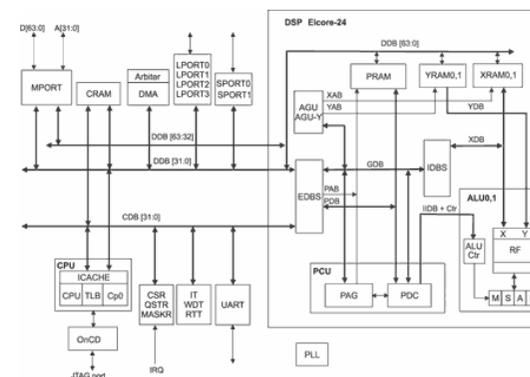
```
system page at phys:00162000 user:0801e000 kern:80162000
Starting next program at v80050380
welcome to QNX Neutrino 6.3.0
# uname -a
QNX localhost 6.3.0 2004/04/29-20:28:08UTC mc12 mipsle
# ls -l /
total 127051
drwxr-xr-x  2 0          0          10 Apr 14  2005 bin
drwxr-xr-x  2 0          0          10 Apr 14  2005 dev
dr-xr-xr-x  2 0          0          65048576 Jan 01 00:00 proc
lrwxrwxrwt  1 0          0          10 Apr 14  2005 tmp -> /dev/shmem
dr-xr-xr-x  2 0          0          0 Jan 01 00:00 usr
# pidin
  pid tid name          prio STATE      blocked
    1  1 procnto         0f  READY
    1  2 procnto        255r RECEIVE    1
    1  3 procnto        255r RECEIVE    1
    1  4 procnto        10r  RUNNING
    1  5 procnto        10r  RECEIVE    1
    1  6 procnto        10r  RECEIVE    1
    1  7 procnto        10r  RECEIVE    1
    2  1 /boot/devc-ser8250 10r  RECEIVE    1
    3  1 proc/boot/ksh    10r SIGSUSPEND
 16388 1 proc/boot/pidin  10r  REPLY      1
#
```

CTRL-A Z подсказка | 38400 8N1 | NOR | minicom 2,00,0 | VT102 | Не на линии

Отечественные MIPS процессоры. MC-24 (1892BM2Я)

Система на кристалле MC-24 (1892BM2Я)

- ❖ Центральный процессор:
 - Архитектура - совместимая с MIPS32
 - Кэш команд объемом 16 Кбайт
 - 32-х битные шины передачи адреса и данных
 - MMU с TLB
 - Устройство умножения и деления
 - JTAG IEEE 1149.1
- ❖ Цифровой сигнальный процессор (DSP)
 - 2SIMD (Single Instruction Multiple Data) организация потоков команд и данных
 - 3-ступенчатый конвейер по выполнению 32- и 64-разрядных инструкций
 - Пиковая производительность DSP 600 млн. оп/с 32-битных операций с плавающей точкой (IEEE 754)



Отладочный комплект MC-24EM

Отладочный модуль MC-24EM

- ❖ Построен на базе MC-24 (1892BM2Я)
- ❖ Один банк динамической памяти (SDRAM) ёмкостью 128Мбайт
- ❖ Статическая память (SRAM) ёмкостью 1Мбайт
- ❖ Адаптер JTAG - EPP

Поддержка MC-12EM в QNX 

- Модуль Startup
- Встроенный COM-порт в отладочном режиме



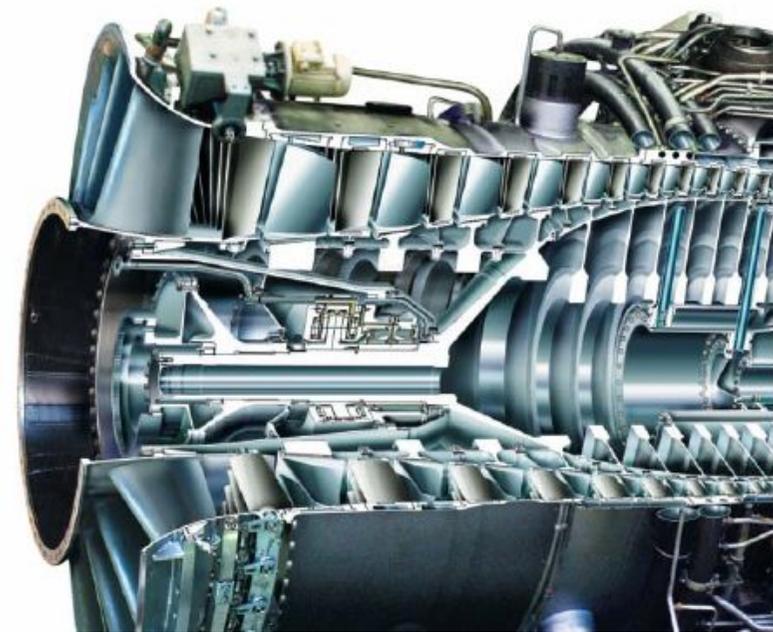
Бортовой вычислительный модуль ИТМиВТ на базе МС-24

Процессорный модуль **ИТМиВТ** <http://www.ipmce.ru/>
для встраиваемых цифровых систем
автоматического управления, например в САУ ГТД
для авионики.

- ❖ Центральный процессор 1892ВМ2Я (МС-24),
работающий на частоте 80 МГц
- ❖ ОЗУ 8 Мб
- ❖ Флэш-память:
 - загрузочная 2 Мб
 - для хранения параметров 2 Мб
 - основная 4 Мб
- ❖ Последовательные интерфейсы устройств
ввода/вывода: ARINC-429, CAN, MIL-STD-1553,
RS-232, QSPI (5МГц)
- ❖ ПЛИС, реализующая развитую логику
ввода/вывода дискретных и частотных сигналов,
сторожевой таймер, контроллер прерываний
и буферные каскады коммуникационных каналов



ИТМиВТ

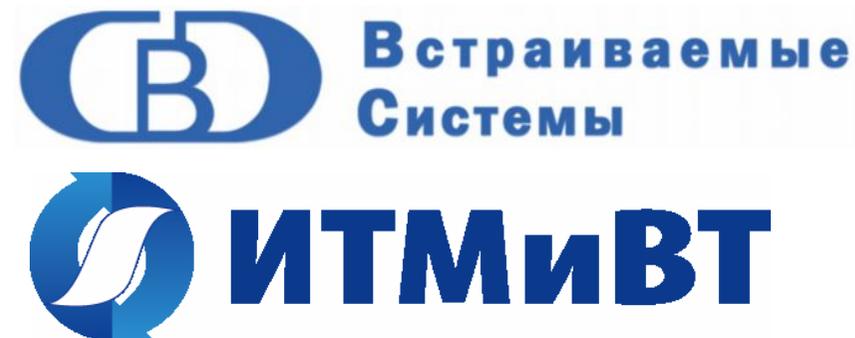


Процессорный модуль ИТМиВТ и QNX

Пакет поддержки (QNX BSP) для
процессорного модуля ИТМиВТ –
совместная разработка
«СВД Встраиваемые Системы»
ФГУП «ИТМиВТ им. С. А. Лебедева »

Состав QNX BSP: 

- IPL
- Модуль Startup
- Драйвера внешнего UART контроллера, CAN и ARINC, MIL, QSPI
- ETFS драйвера основной и параметрической флэш-памяти



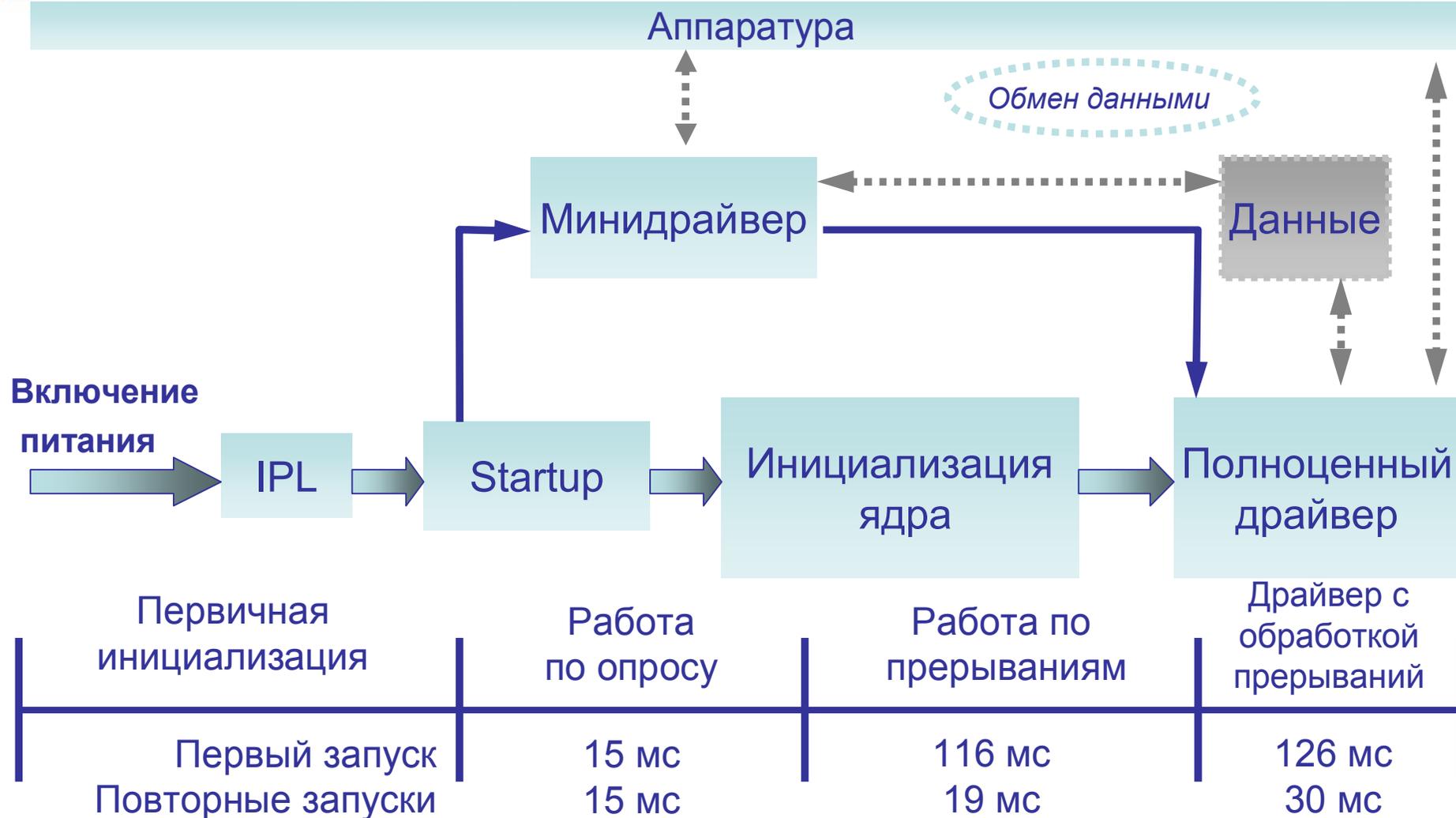
Процессорный модуль ИТМиВТ и технологии QNX

Применяемые технологии и драйвера QNX для модуля ИТМиВТ

- ❖ Запуск QNX из загрузочной флэш-памяти
- ❖ Технологии быстрого старта:
 - Минидрайвера
 - Повторное использование образа
- ❖ Драйвера для интерфейсов связи:
 - RS232
 - CAN
 - ARINC
 - MIL
 - QSPI
- ❖ Программная эмуляция операций с плавающей точкой с помощью библиотеки QNX
или
- ❖ Библиотека для выполнения операций на DSP ядре

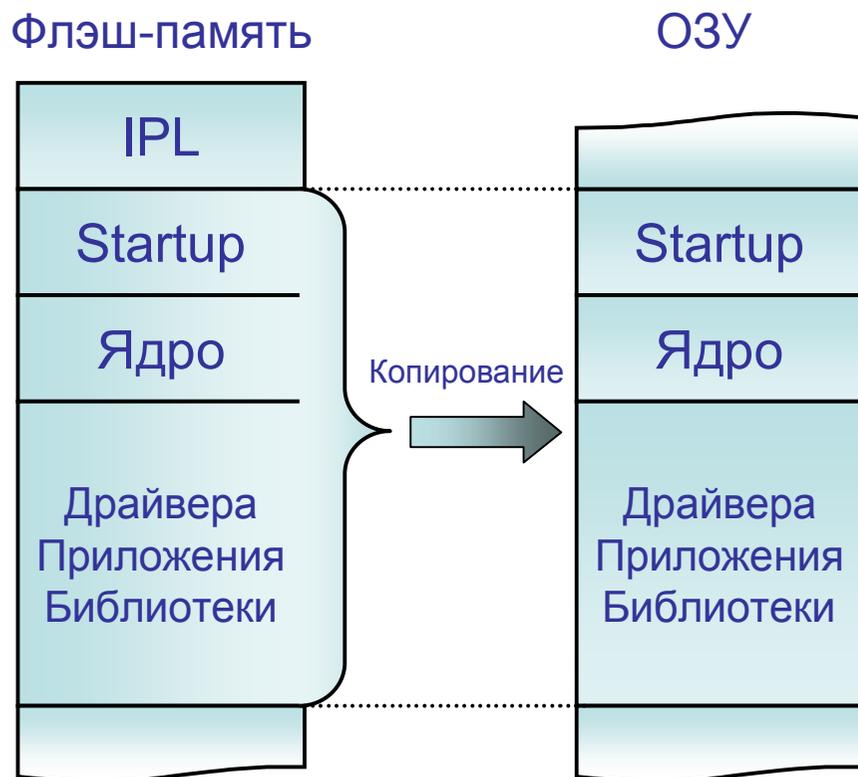


Процесс загрузки QNX 6 с минидрайвером

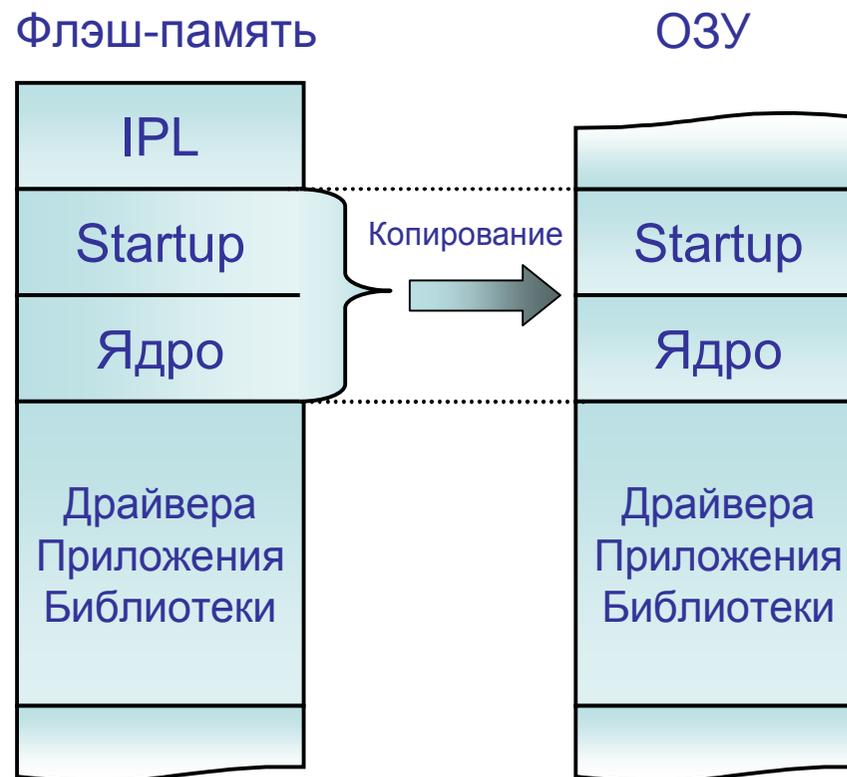


Повторное использование образа QNX

Первый запуск



Повторный запуск



Примеры применений МС-24

Конвертор авиационных интерфейсов.

Предназначен для реализации функций управления, диагностики и информационного обмена в бортовых и наземных системах управления.



Блок сбора бортовой информации СБИ-С5 .

Предназначен для регистрации контрольной информации о рабочих параметрах двигателя в ходе летно-конструкторских испытаний



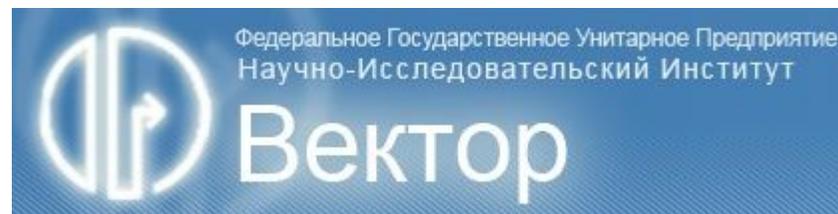
Контроллер БПОИ «Вектор» и QNX

Контроллер БПОИ «Вектор» на базе 1892BM2Я (MC24) производства ГУП НПЦ ЭЛВИИС

- 64 Мб ОЗУ
- флэш-память 512 Кб
- контроллер шины PCI
- отладка с помощью адаптера JTAG-EPP

Поддержка в QNX:

- IPL
- Модуль Startup
- Драйвер внешнего UART контроллера
- загрузка QNX из встроенной флэш-памяти
- загрузка образа QNX через шину PCI
- документация по ГОСТ



Перспективные разработки

Первый отечественный
однокристальный коммуникационный
процессор серии

"Навиком" NVCom-01



со встроенной функцией 48-канальной
ГЛОНАСС/GPS навигацией.

- 0.13-мкм проектные нормы
- Тактовая частота: до 300 МГц
- Два сдвоенных DSP ядра
 - Пиковая производительность, не менее 3.6 GFLOPs 32-битных операций с плавающей точкой
- Многоканальный навигационный коррелятор
- Отечественная элементная база



Спасибо за внимание!



**ООО «СВД Встраиваемые Системы»
Сайт: www.kpda.ru**

**Центральный офис:
196066, г. Санкт-Петербург,
Московский проспект, д. 212 А**

тел.: (812) 373-41-17

факс: (812) 373-19-07

**Технический офис:
191014, г. Санкт-Петербург,
ул. Госпитальная, д.3**

тел.: (812) 578-02-45